

TITOLO: Progettazione Hardware and Software di piattaforma open source a bass consumo per il controllo in tempo reale

Con l'ascesa dell'Internet-of-Things (IoT) e la crescente necessità di controllo in tempo reale del consumo energetico in molte applicazioni di calcolo ad alte prestazioni (HPC), abbiamo bisogno di controller embedded più intelligenti per la gestione dell'allocazione in tempo reale delle risorse e per intraprendere azioni di controllo veloci. Il rapido sviluppo dell'intelligenza artificiale (AI) consente la progettazione di sistemi embedded in generale, e controller embedded in particolare, utilizzando algoritmi di controllo basati su AI che possono superare i controller tradizionali. Questi controllori basati su AI possono agire in relativo isolamento, acquisire dati da sensori (es. Misuratori di potenza in un chip HPC), che acquisiscono informazioni (es. dalle richieste di carico di lavoro per l'hardware di elaborazione), elaborarle e comprenderle e utilizzarle per interagire con l'ambiente. Il nodo controller in tempo reale "definitivo" sarà in grado di gestire autonomamente il consumo di energia di un grande chip HPC, oltre ad essere flessibile e utilizzabile anche in altri contesti di controllo in tempo reale, come la navigazione di un drone in un ambiente sconosciuto senza il controllo del pilota.

L'obiettivo della ricerca è sviluppare un'architettura flessibile e open source per il controllo basato su AI in tempo reale basato sul set di istruzioni RISC-V aperto. L'obiettivo è utilizzare questa architettura in più scenari. La prima applicazione sarà la gestione dell'alimentazione dei chip HPC, che è un problema di controllo complesso e multi-variabile, con una forte non linearità e vincoli rigidi in tempo reale. L'architettura open controller, basata sulla piattaforma PULP, sarà scalabile, grazie alla possibilità di aggiungere più cluster di core, oltre a motori di accelerazione hardware. Il controller sarà uno dei principali contributi di UNIBO nel progetto EPI, dove UNIBO è responsabile dell'architettura di gestione dell'alimentazione e nel progetto PILOT: Pilot using Independent Local & Open Technologies.

La flessibilità dell'architettura del controller verrà dimostrata anche in scenari non HPC. inclusi veicoli aerei senza pilota (UAV) completamente autonomi su nanoscala per mostrare una metodologia hardware / software completa per implementare carichi di lavoro così complessi su un dispositivo fortemente limitato dalla potenza e dalla memoria. I principali argomenti di interesse in questa ricerca sono:

1. studiare tecniche di controllo avanzate basate sull'intelligenza artificiale
2. sviluppo di un'architettura hardware basata su processori RISC-V, inclusa la comunicazione e l'archiviazione, per supportare il controllo in tempo reale
3. sviluppare software embedded per dimostrare gli algoritmi di (1) sull'architettura hardware.
4. sviluppare un prototipo di realizzazione del controller incorporato per applicazioni HPC e per il controllo integrato (navigazione UAV).
5. dimostrare le capacità nel contesto dei progetti EPI e the European PILOT: Pilot using Independent Local & Open Technologies, ovvero il controllo in tempo reale del chip HPC progettato dal consorzio EPI.

Hardware and Software design of open Source AI-based Energy efficient Real-time Controllers

With the rise of the Internet-of-Things (IoT) and the increasing need for real-time control of power consumption in many high-performance computing (HPC) applications, we need smarter embedded controller for managing real-time allocation of resources and taking fast control actions. The rapid development of artificial intelligence (AI) enables the design of embedded systems in general and embedded controllers in particular using AI-based control algorithms that can outperform traditional controllers. These AI-based controllers can act in relative isolation, acquire data from sensors (e.g. power gauges in a HPC chip), that acquire information (e.g. from workload requests for the computing hardware), process and understand it, and use it to interact with the environment. The “ultimate” real-time controller node will be capable of autonomously managing power consumption of a large HPC chip, as well as being flexible and usable even in other real-time control contexts, like navigating a drone in an unknown environment without pilot control.

The goal of the research is to develop a flexible, open source architecture for real-time AI-based control based on the open RISC-V instruction set. The goal is to use this architecture in multiple scenarios. The first application will be power management of HPC chips, which is a complex, multi-variable control problem, with strong non-linearity and hard real-time constraints. The open controller architecture, based on the PULP platform, will be scalable, thanks to the possibility to add multiple cluster of cores, as well as hardware acceleration engines. The controller will be one of the main contributions of UNIBO in the EPI project, where UNIBO is responsible for the power management architecture, and in the PILOT project (Pilot using Independent Local & Open Technologies).

The flexibility of the controller architecture will be demonstrated also in non-HPC scenarios. including fully autonomous nano-scale unmanned aerial vehicles(UAVs) to showcase a complete hardware/software methodology to implement such complex workloads on a heavily power- and memory-constrained device. The main topics of focus in this research are:

1. studying advanced control techniques based on artificial intelligence
2. developing a hardware architecture based on RISC-V processors, including communication and storage, to support real-time control
3. develop embedded software to demonstrate the algorithms of (1) on the hardware architecture.
4. develop prototype embodiment of the embedded controller for HPC applications as well as for embedded control (UAV navigation).
5. demonstrate capabilities in the context of the EPI project and the European PILOT: Pilot using Independent Local & Open Technologies, i.e. real time control of the HPC chip designed by the EPI consortium.